

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-261663

(43)Date of publication of application : 29.09.1998

(51)Int.Cl.

H01L 21/60  
H01L 21/60

(21)Application number : 09-065778

(71)Applicant :

FUJITSU LTD

(22)Date of filing : 19.03.1997

(72)Inventor :

MATSUKI HIROHISA

KADO KENICHI

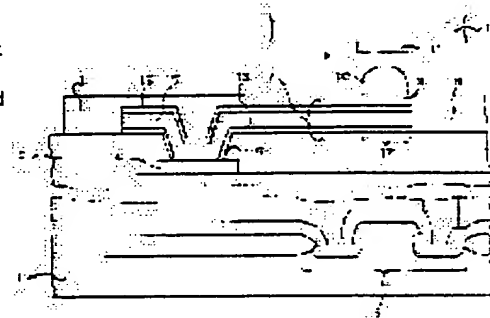
WATANABE EIJI

## (54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREFOR

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a semiconductor device having a pad rearrangement structure, which has low resistance, protects an active element, whose adhesion with a bump is improved and prevents migration.

**SOLUTION:** A semiconductor element 2 formed on the semiconductor substrate 1, a plurality of first pads 4 formed by conductive materials at the upper part of a region surrounding the semiconductor element 2, a first protection insulating film 5 covering the first pads 4, a plurality of first openings 6 which are formed on the first protection insulating film 5 and expose the first pads 4, a pulling wiring 7, having a main conductive layer 15 whose one end is connected to the first pads 4 through the first opening parts 6, whose other end is arranged in a region surrounded by the first opening parts 4 and is formed of copper and the uppermost layer 16 formed of the metal of a platinum group and a second protection insulating film 8, having a second opening part 9 exposing the nearby part of the other end of the upper face of the pulling wiring 7 as a second pad 17 are provided.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**THIS PAGE BLANK (USPTO)**

Japanese Publication for Unexamined Patent Application  
No. 261663/1998 (Tokukaihei 10-261663)

A. Relevance of the Above-identified Document

This document has relevance to Claim 1 of the present application.

B. Translation of the Relevant Passages of the Document

[CLAIM]

[Claim 1]

A semiconductor apparatus, comprising:

an outgoing line having (a) a main conductive layer made of copper, and (b) a top layer made of a metal in a platinum group;

a second insulating film having a second opening section that exposes a part in a vicinity of the other end of a top surface of said outgoing line second, as a second pad.

[MEANS TO SOLVE THE PROBLEMS]

[0024]

To begin with, as shown in Figure 3(a), prepared is a semiconductor substrate 1 in which a plurality of pads 4 made of aluminum are formed on a top part of a

**THIS PAGE BLANK (USPTO)**

multi-layered wiring structure. Then, an inorganic passivation film 5a made of an insulating material, such as  $\text{Si}_3\text{N}_4$ ,  $\text{SiO}_2$ , and PSG, is formed in about  $1\text{ }\mu\text{m}$  film thickness on the multi-layered wiring structure 3. On the inorganic passivation film 5a, formed in a film thickness of about  $2\text{ }\mu\text{m}$  is an organic passivation film 5b made of polyimide, for example. The inorganic passivation 5a or the organic passivation film 5b is corresponded with the first protective insulator 5 shown in Figures 1(b) and 2.

[0025]

And patterning of the organic passivation film 5a and inorganic passivation film 5b is carried out so as to form the first opening sections 6 above the pads 4. The first opening sections 6 have a size of  $70\text{ }\mu\text{m} \times 80\text{ }\mu\text{m}$ , for example. In this stage, the pads 4 of the semiconductor apparatus are capable of being connected with external terminals by wire-bonding method. The following steps are pad repositioning steps.

[0026]

After the formation of the first opening sections 6, as shown in Figure 3(b), a first metal layer 13 is formed by sputtering and vapor deposition in the first opening sections 6 and on the organic passivation film 5b. The first metal layer 13 can have any raw material,

**THIS PAGE BLANK (USPTO)**



as long as it is a metal that will not be peeled off on the organic passivation film 5b. The first metal layer 13 can be single- or multi-layered. Metals having good adhesion with respect to the organic passivation film 5b are, for example, titanium, chromium (Cr), molybdenum (Mo), tungsten (W), and alloys having those metals. An example of such multi-layered film has a layer of Cr in a 150 nm to 500 nm thickness, and a layer of Cu in a 300 nm to 800 nm thickness.

[0027]

Thereafter, as shown in Figure 3(c), a resist 14 is applied on the first metal layer 13, then the resist 14 is exposed to light and developed, thereby forming a window 14a in a forming position, as shown in Figure 1(a), of an outgoing line 7. In this case, it is necessary that a part of the window 14a locating on the pads 4 is larger than the first opening sections 6, which locate in the organic or inorganic passivation films 5a and 5b.

[0028]

Subsequently, as shown in Figure 3(d), a second metal layer 15 is formed in the window 14a by electroplating, electroless plating, sputtering or vapor deposition, in such a manner that the second metal film 15, which has a film thickness between 300

**THIS PAGE BLANK (USPTO)**

nm and 800 nm, is 2 to 4  $\mu\text{m}$  thick in the window 14a. As a raw material of the second metal layer 15, for example, copper, silver or nickel is selected, because of their high conductivity. In case the second metal layer 15 is made of copper, it is also possible that the first metal layer 13 is multi-layered, in which its top layer is made of copper, so as to improve adhesion between the second metal layer 15 and the first metal layer 13.

[0029]

Further, as shown in Figure 4(a), a third metal layer 16 is formed in a film thickness between 0.5 to 3.0  $\mu\text{m}$ , by applying the same film making method as the second metal layer 15. As a raw material of the third metal layer 16, selected is a metal, which has Vickers hardness larger than 70, such as Pd, platinum (Pt), Radium or an alloy containing any one of those metals as its metal raw material. Nickel (Ni), cobalt (Co), copper (Cu) and gold (Ag) are examples of the raw materials of the alloy.

[0030]

Subsequently, the resist 14 is removed by using a solvent, thereby resulting in a state shown in Figure 4(b). Note that, in the case where the second and the third metal layers 15 and 16 are formed by the

**THIS PAGE BLANK (USPTO)**

sputtering and vapor deposition, those layers, which are formed on a top of a resist 15, will be lifted off. Consequently, the second and third metal layers 15 and 16 remain only in the window 14a. Thus, the second metal and third layers 15 and 16 have the same pattern in a flat shape as the window 14a.

[0031]

Thereafter, by applying an acid or alkali etching solution, as shown in Figure 4(c), the first metal layer 13 is removed with using the second and third metal layers as masks. As a result, the first, second and third metal layers 13, 15, and 16 are all in the same flat shape, and are used as the outgoing line 7 shown in Figures 1 and 2.

[0032]

Next, as shown in Figure 4(d), as a second protective insulating film 8, formed is an organic passivation film, such as polyimide, or an inorganic passivation film, such as silicon nitride or silicon oxide, in a thickness of about 4  $\mu\text{m}$ , which is thicker than that of the outgoing line 7. Then, patterning of the film is carried out so as to create a second opening section 9 on the outgoing line 7.

**THIS PAGE BLANK (USPTO)**

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-261663

(43)公開日 平成10年(1998) 9月29日

(51)Int.Cl.<sup>8</sup>

H 0 1 L 21/60

識別記号

3 0 1

F I

H 0 1 L 21/92

21/60

6 0 2 H

3 0 1 P

3 0 1 N

審査請求 未請求 請求項の数9 O L (全 9 頁)

(21)出願番号

特願平9-65778

(22)出願日

平成9年(1997) 3月19日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番  
1号

(72)発明者 松木 浩久

神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内

(72)発明者 門 健一

神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内

(72)発明者 渡辺 英二

神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内

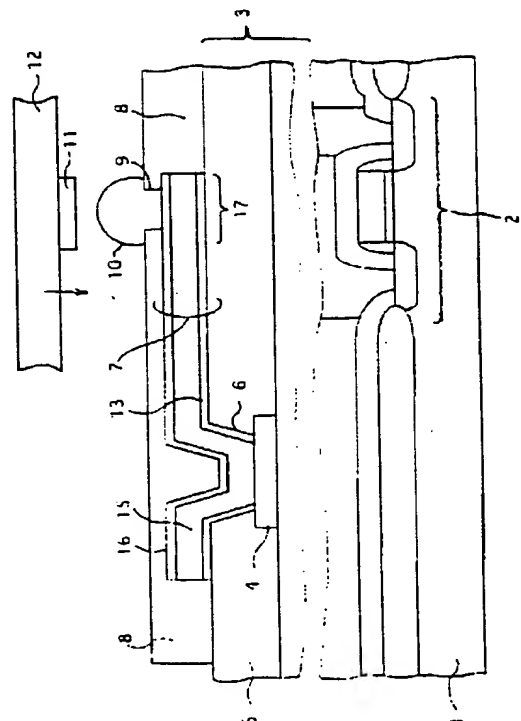
(74)代理人 弁理士 岡本 啓三

(54)【発明の名称】 半導体装置及びその製造方法

(57)【要約】

【課題】パッド再配置構造を有する半導体装置に関し、低抵抗で、能動素子を保護し、バンプとの密着性をよくし、さらにマイグレーションを防止すること。

【解決手段】半導体基板1に形成された半導体素子2と、半導体素子2を囲む領域の上方で、導電材により形成された複数の第一のパッド4と、第一のパッド4を覆う第一の保護絶縁膜5と、第一の保護絶縁膜5に形成されて第一のパッド4を露出させる複数の第一の開口部6と、第一の開口部6を通して第一のパッド4に一端が接続され、第一の開口部4に囲まれた領域に他端が配置され、かつ銅から形成された主導体層15と、白金族の金属から形成された最上層16とを有する引出配線7と、引出配線7の上面のうち他端の近傍部分を第二のパッド17として露出する第二の開口部9を有する第二の保護絶縁膜8を含む。



(2)

## 【特許請求の範囲】

【請求項1】半導体基板に形成された半導体素子と、前記半導体素子を囲む領域の上方で、導電材により形成された複数の第一のパッドと、前記第一のパッドを覆う第一の保護絶縁膜と、前記第一の保護絶縁膜に形成されて前記第一のパッドを露出させる複数の第一の開口部と、前記第一の開口部を通して前記第一のパッドに一端が接続され、前記第一の開口部に囲まれた領域に他端が配置され、かつ銅から形成された主導体層と、白金族の金属から形成された最上層とを有する引出配線と、前記引出配線の上面のうち前記他端の近傍部分を第二のパッドとして露出する第二の開口部を有する第二の保護絶縁膜とを有することを特徴とする半導体装置。

【請求項2】前記最上層は、前記主導体層の上面及び側面の上に形成されていることを特徴とする請求項1記載の半導体装置。

【請求項3】前記最上層は、パラジウム、プラチナ、ロジウムを少なくとも1つ含む合金から形成されていることを特徴とする請求項1又は2記載の半導体装置。

【請求項4】前記第二の開口部を通して前記引出配線の前記最上層に接続される導電性の突起を有し、前記最上層は該突起との濡れが良い金属から構成されていることを特徴とする請求項1又は2記載の半導体装置。

【請求項5】前記主導体層の下には、前記主導体層及び前記第一の保護絶縁膜と密着性の良い下地金属層が形成されていることを特徴とする請求項1又は2記載の半導体装置。

【請求項6】前記下地金属層は、チタン、クロム、モリブデン、タングステン又はこれらいずれかの合金から形成されていることを特徴とする請求項5記載の半導体装置。

【請求項7】前記第一の保護絶縁膜は、酸化シリコン、窒化シリコン又はポリイミドのいずれかから形成されていることを特徴とする請求項1又は2記載の半導体装置。

【請求項8】半導体基板に形成された半導体素子を囲む領域の上方で、導電材により複数の第一のパッドを形成する工程と、前記第一のパッドを覆う第一の保護絶縁膜を形成する工程と、前記第一のパッドを露出させる複数の第一の開口部を前記第一の保護絶縁膜に形成する工程と、前記第一の開口部を含む領域にストライプ状の窓を有するレジストを形成する工程と、前記窓の中で、配線の主導体層を銅から形成する工程と、前記レジストと前記主導体層との間にギャップを形成する工程と、前記窓の中であって前記主導体層の上面及び側面の上

に、白金族の金属を含む金属材料からなる最上層を形成する工程と、

前記レジストを除去する工程と、

前記配線の上面のうち前記他端の近傍部分を第二のパッドとして露出する第二の開口部を有する第二の保護絶縁膜を形成する工程とを有することを特徴とする半導体装置の製造方法。

【請求項9】前記ギャップは、前記レジストを加熱して収縮させて形成されることを特徴とする請求項8記載の半導体装置の製造方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置及びその製造方法に関し、より詳しくは、半導体チップのパッドを再配置する構造を有する半導体装置と、その半導体装置の製造方法に関する。

【0002】

【従来の技術】LSIチップは、ワイヤーボンディングによる基板への実装方法が多く用いられ、ワイヤーが接続される電子デバイスのパッドはアルミニウムを主成分としたもので形成されている。その他のLSIチップの実装には、いわゆるTAB方式やフリップチップ法などが用いられ、これらは、突起電極をLSIチップ上のパッド又は基板上の配線に形成している点で共通している。

【0003】以上の電子デバイスは、外部の配線との電気的接続のためのパッドが形成されているが、そのパッドの形成位置は実装方法の違いによって異なるので、パッドの形成位置やレイアウトは実装方法に適した位置に予め定めることが一般的である。つまり、同じ性能、基本構造を有するLSIチップを配線接続する場合でも、実装方法が違ふことによって別の品種のデバイスとして別に設計にする必要がある。このことは、製品の多品種化の原因になり、製品の管理が煩雑化し、経費が増加し、ひいては製品の価格が高くなる。

【0004】したがって、LSIチップの実装方法が異なっても同じLSIチップで賄える技術があれば、製品の管理が簡素化され且つ経費削減に有効である。そこで、LSIチップのパッドを所定の位置に形成した後、パッド位置を再配置するという、いわゆるパッド再配置技術が特開平2-121333号、特開平5-218042号公報に記載されている。

【0005】そのパッド再配置は、具体的にいえば、パッドを露出する開口部を有する保護絶縁層の上に引出配線を形成し、その引出配線に別なパッドを形成する技術である。それら2つの公知例では、引出配線に多層構造を採用しており、その層構造としてはチタン(Ti)、ニッケル(Ni)、金(Au)を順に積層してなる三層構造、或いは、チタン、銅(Cu)を順に積層してなる二層構造が記載されている。



(3)

【0006】また、その他の引出配線として、チタン、銅、ニッケルの三層構造が特開昭60-136339号公報に記載され、チタン、銅、チタンの三層構造が特開昭57-122542号公報に記載され、チタン、パラジウム(Pd)、チタンを順に形成した三層構造が特開昭62-183134号公報に記載され、また、アルミニウム(Al)、バナジウム(V)、アルミニウムの三層構造とアルミニウム、チタン、アルミニウムの三層構造が特開平1-290232号公報に記載されている。

【0007】

【発明が解決しようとする課題】しかしながら、パッド再配置を行う場合には、ほぼ必然的に能動素子領域の上にパッドを配置せざるを得ず、パッドと外部配線を接続する際に加えられる荷重から能動素子を保護する必要がある。また、複数のパッドの配置間隔を考慮して、その配線の引出が長くなる場合があるので、配線のシート抵抗は下げなければならない。

【0008】しかも、パッドにバンプを接続する場合に備えて、バンプ材料との密着性のよいパッド材料を採用する必要がある。さらに、LSIの高集積化に伴いパッド数が増加し且つ配線幅が狭くなる傾向にあるために、配線のエレクトロマイグレーションに耐えられる配線構造が必要になるが、例えば配線を銅、金又は銀を含む層はマイグレーションの発生を防止できる構造にする必要がある。

【0009】このような要求に対して、上記した配線構造は、それらの要求を十分に満たしてはならず、新たな配線構造が必要となる。本発明の目的は、低抵抗で、能動素子を保護し、バンプとの密着性が良好で、しかも、エレクトロマイグレーションを防止する半導体装置又はその製造方法を提供することにある。

【0010】

【課題を解決するための手段】上記した課題は、図2、図4(d)又は図6(d)に例示するように、半導体基板1に形成された半導体素子2と、前記半導体素子2を囲む領域の上方で、導電材により形成された複数の第一のパッド4と、前記第一のパッド4を覆う第一の保護絶縁膜5と、前記第一の保護絶縁膜5に形成されて前記第一のパッド4を露出させる複数の第一の開口部6と、前記第一の開口部6を通して前記第一のパッド4に一端が接続され、前記第一の開口部4に囲まれた領域に他端が配置され、かつ銅から形成された主導体層15と、白金族の金属から形成され且つバンプとの密着性の良好な材料からなる最上層16とを有する引出配線7と、前記引出配線7の上面のうち前記他端の近傍部分を第二のパッド17として露出する第二の開口部9を有する第二の保護絶縁膜8とを有することを特徴とする半導体装置によって解決する。

【0011】上記した半導体装置において、図6(d)に示すように、前記最上層16は、前記主導体層15の上

面及び側面の上に形成されていることを特徴とする。上記した半導体装置において、前記最上層16は、パラジウム、プラチナ、ロジウムのような白金族元素を少なくとも1つ含む合金から形成されていることを特徴とする。

【0012】上記した半導体装置において、前記第二の開口部9を通して前記引出配線7の前記最上層16に接続される導電性の突起10を有し、前記最上層16は該突起10との濡れが良い金属から構成されていることを特徴とする。上記した半導体装置において、前記主導体層15の下には、前記主導体層15及び前記第一の保護絶縁膜5と密着性の良い下地金属層13が形成されていることを特徴とする。この場合、前記下地金属層13は、チタン、クロム、モリブデン、タンゲステン又はこれらいずれかの合金から形成されていることを特徴とする。また、前記第一の保護絶縁膜は、酸化シリコン、窒化シリコン又はポリイミドのいずれかから形成されていることを特徴とする。

【0013】上記した課題は、図2及び図4に例示するように、半導体基板1に形成された半導体素子2を囲む領域の上方で、導電材により複数の第一のパッド4を形成する工程と、前記第一のパッド4を覆う第一の保護絶縁膜5を形成する工程と、前記第一のパッド4を露出させる複数の第一の開口部6を前記第一の保護絶縁膜6に形成する工程と、前記第一の開口部6を含む領域にストライプ状の窓14aを有するレジスト14を形成する工程と、前記窓14aの中で、配線7の主導体層15を銅から形成する工程と、前記レジスト14と前記主導体層15との間にギャップを形成する工程と、前記窓14aの中であって前記主導体層15の上面及び側面の上に、白金族金属からなる最上層16を形成する工程と、前記レジスト14を除去する工程と、前記配線7の上面のうち前記他端の近傍部分を第二のパッド17として露出する第二の開口部9を有する第二の保護絶縁膜8を形成する工程とを有することを特徴とする半導体装置の製造方法によって解決する。

【0014】上記した半導体装置の製造方法において、前記ギャップは、前記レジスト14を加熱して収縮させて形成されることを特徴とする。次に、本発明の作用について説明する。本発明によれば、パッド再配置される半導体装置において、配線を構成する主導体層を銅から形成するとともに、主導体層の上の導電性の最上層を白金族金属よりなる硬い材料から形成し、その一部をパッド領域として使用している。

【0015】このように、パッド再配置に使用される配線の際上層を硬度の大きな材料によって形成すると、TAB、ワイヤボンディングの際に加えられる荷重程度による配線の変形はないので、最上層のパッド領域に大きな荷重を加えても、最上層の全体で荷重が分散されて主導体層に加わる単位面積当たりの荷重が低減し、さらにそ

(4)

の下方にある能動素子への荷重による損傷は生じない。

【0016】また、銅よりなる主導体層のビッカース硬度は30程度であり比較的柔らかいので、主導体層に加わった荷重の衝撃をある程度吸収することができ、その下方にある能動素子への荷重衝撃による損傷を抑えることができる。また、その最上層を、突起（バンプ）が濡れる材料から形成することによって配線の一部をパッドとして使用する場合に突起の取付けが容易になる。

【0017】さらに、そのような配線の最上層を、配線の主導体層の上面の上に形成したので、低抵抗の主導体層にエレクトロマイグレーションが生じにくくなり、半導体装置の信頼性が向上する。また、主導体層の側面の少なくとも一部を併せても最上層で覆うことにより、マイグレーション耐性はさらに向上する。

【0018】

【発明の実施の形態】そこで、以下に本発明の実施形態を図面に基づいて説明する。

（第1の実施の形態）図1(a)は、本発明の実施形態に係る半導体装置におけるパッド再配置構造の平面、図1(b)はそのI-I線断面を示し、また、図2は、図1(b)の一部を拡大した断面を示している。

【0019】図において、シリコン、化合物半導体等の半導体基板1の上には、半導体素子2に接続される多層配線構造3が形成されている。また、多層配線構造3の上には、多層配線構造3に電気的に接続される第一のパッド4が間隔をおいて複数個形成され、さらに、多層配線構造3の上には第一の保護絶縁膜5が形成されている。

【0020】第一の保護膜5には、第一のパッド4を露出するための第一の開口部6が形成されている。また、第一の保護絶縁膜5の上にはパッド再配置によって複数のストライプ状の引出配線7が形成されている。その引出配線7の一端は、第一の開口部6を通して第一のパッド4に接続されている。さらに、引出配線7は、互いに接触しなように迂回して第一の開口部6に囲まれた領域内に引き出され、さらに、それぞれの引出配線7の他端は異なる位置になるように配置される。

【0021】引出配線7は第二の保護絶縁膜8によって覆われ、その第二の保護絶縁膜8には各引出配線7の他端近傍の上面を露出するための第二の開口部9が形成されている。そして、引出配線7には、第二の開口部9を通してバンプ（突起）10が接続され、このバンプ10は第二の開口部9よりも面積が大きくなるように形成されている。バンプ10の上から見た直径を大きくすることにより、バンプ10に加わる単位面積当たりの力を低減するようになっている。

【0022】なお、図2において符号11は、絶縁性シート12に形成されたリード、13は引出配線7の第一の金属層、15は引出配線7の第二の金属層（主導体層）、16は引出配線7の第三の金属層（最上層）を示

す、17は、第二の開口部9から露出した引出配線7のパッド部を示している。また、図1(a)において、第二の保護膜8は、引出配線7の平面形状を明確にするために省略されている。

【0023】以上のような引出配線7、第二の保護絶縁膜8、第二の開口部9及びバンプ10は、以下に述べるような工程に沿って形成される。図2(a)～(d)、図3(a)～(d)は、パッド再配置の工程を示す断面図で、それらの図の左側の断面は図1のII-II線に沿った断面を示し、それらの図の右側は図1のIII-III線に沿った断面図を示している。

【0024】まず、図3(a)に示すように、多層配線構造3の最上部にアルミニウムよりなる複数のパッド4が形成された半導体基板1を用意し、その多層配線構造3の上に、 $\text{Si}_3\text{N}_4$ 、 $\text{SiO}_2$ 、PSGなどの絶縁材よりなる無機パッシベーション膜5aを約1 $\mu\text{m}$ の膜厚に形成、その上にポリイミドなどの有機パッシベーション膜5bを約2 $\mu\text{m}$ の膜厚に形成する。無機パッシベーション膜5a又は有機パッシベーション膜5bは、図1(b)、図2の第一の保護絶縁膜5に該当する。

【0025】そして、有機パッシベーション膜5aと無機パッシベーション膜5bをパターニングしてパッド4の上に第一の開口部6を形成する。第一の開口部6の大きさは、例えば70 $\mu\text{m} \times 80\mu\text{m}$ 程度である。この状態では、半導体装置のパッド4は、ワイヤボンディング法によって外部端子との接続が可能な状態となっている。そして、これ以降の工程がパッド再配置工程となる。

【0026】第一の開口部6の形成の後に、図3(b)に示すように、第一の開口部6内及び有機パッシベーション膜5bの上に、第一の金属層13をスパッタリング、蒸着等によって形成する。この第一の金属層13の材料は、有機パッシベーション膜5b上で剥がれない金属であればどのようなものでもよく、単層でも多層でもよい。有機パッシベーション膜5bに密着性のよい金属としては、例えばチタン、クロム(Cr)、モリブデン(Mo)、タンゲンテン(W)、又はそれらいずれかの合金がある。その多層膜としては、例えばCrを150nm～500nm、Cuを300nm～800nmにしたものがある。

【0027】この後に、図3(c)に示すように、第一の金属層13の上にレジスト14を塗布した後に、レジストを露光、現像して図1(a)に示した引出配線7の形成位置に窓14aを形成する。この場合、その窓14aのうちパッド4の上に存在する部分を、有機及び無機パッシベーション膜5a、5bの第一の開口部6の寸法よりも大きくする必要がある。

【0028】続いて、図3(d)に示すように、電解メッキ、無電解メッキ、スパッタ又は蒸着によって膜厚300nm～800nmの第二の金属層15を2～4 $\mu\text{m}$ の厚さとなるように窓14aの中に形成する。第二の金属層1

(5)

5の材料として、例えば銅、銀、ニッケルなどの導電率の高い材料を選択する。第二の金属層15を銅から形成する場合には第一の金属層13を多層構造とし、その最上層を銅として第二の金属層15と第一の金属層13の密着性を向上させてもよい。

【0029】さらに、図4(a)に示すように、第二の金属層15と同じ成膜法によって、第二の金属層15の上に膜厚0.5~3.0 $\mu\text{m}$ の第三の金属層16を形成する。第三の金属層16の材料としては、ピッカース硬度が70よりも大きな金属材料、例えばPd、プラチナ(Pt)、ロジウム(Rh)又はそれらいずれかの1つを含む合金を選択する。合金の材料としては、ニッケル(Ni)、コバルト(Co)、銅(Cu)、金(Au)などがある。

【0030】この後に、溶剤によってレジスト14を除去すると、図4(b)に示すような状態となる。なお、第二及び第三の金属層15、16をスパッタ、蒸着によって形成した場合には、レジスト15の上に成長されたこれらの層はリフトオフされるので、結果的に、第二及び第三の金属層15、16は窓14aの中にだけ残ることになり、第二の金属層15のパターンと第三の金属層16のパターンは窓14aと同じ平面形状となる。

【0031】この後に、酸又はアルカリのエッチング液を用いて、図4(c)に示すように、第二及び第三の金属層15、16をマスクに使用して第一の金属層13を除去する。これにより第一~第三の金属層13、15、16は同じ平面形状になり、第一~第三の金属層13、15、16を図1、図2に示した引出配線7として使用する。

【0032】次に、図4(d)に示すように、全体に第二の保護絶縁膜8としてポリイミドなどの有機バッシベーション膜、又は窒化シリコン、酸化シリコン等の無機バッシベーション膜を引出配線7より厚い約4 $\mu\text{m}$ の厚さに形成した後に、これをパターニングして引出配線7の上に第二の開口部9を形成する。第二の開口部9は、引出配線7上面のうちパッド4から離れた部分を露出しており、しかも、引出配線7の縁部を露出させない大きさになっている。第二の開口部9の寸法は、例えば90 $\mu\text{m}$ ×90 $\mu\text{m}$ 程度の大きさとする。

【0033】ここで、引出配線7のうち第二の開口部9から露出した領域を最上のパッド17として使用する。以上によりパッド再配置は終了するが、TAB技術によって最上のパッド17を外部のリード11に接続する場合には、図2に示すように、パッド17の上にPbSn半田よりなるパンプ10を形成する。この場合、引出配線7の上面は、第三の金属層16を構成するPd、Pt、Ruのいずれかが露出しているため、PbSn半田は引出配線7の上面に対して濡れ性が良いことになる。即ち、パンプ10は引出配線7の上面と密着性がよいことになる。

【0034】以上のような、パッド再配置によって最上

のパッド17が、半導体装置の能動領域の上に位置することになる。しかし、本実施形態では上記したような構造を採用したので、第二の開口部9を通して最上のパッド17の上のパンプ10に外部のリード11を接続したり、又は最上のパッド17にワイヤ(不図示)を接続する際に、半導体基板への荷重がパッドに加わっても、硬度の大きな第三の金属層16の面積分だけ荷重が分散されて、その下方への単位面積当たりの荷重を少なくしている。これにより、半導体基板1に形成された半導体素子2を破壊するような荷重がかかり難くなる。

【0035】即ち、第三の金属層16はピッカース硬度が70以上と硬質であるためにそれ自体で変形し難くなり、第三の金属層16の一部に局所的に加わった荷重を第三の金属層16の全面積によって分散して、単位面積当たりの荷重を小さくすることになる。その反対に、銅のような低硬度の材料から引出配線を形成し、この引出配線に局所的な荷重を加えると、その荷重部分の引出配線が局所的に変形し易くなってその下の半導体素子に加わる力が大きくなって素子破壊の原因になる。銅のピッカース硬度は30程度である。その銅により第二の金属層15を構成すると、第三の金属層16によって分散された荷重は柔らかい銅によって吸収されるので、その下方にある半導体素子2を破壊することが防止される。

【0036】また、第三の金属層16は、PbSn半田よりなるパンプ11が濡れる材料から形成されるのでパンプ11との密着性が良好になり、TABに最適である。一方、本実施形態の引出配線7の第二の金属層15は、導電率の高い銅、銀、ニッケルなどによって形成しているので、引出配線7の抵抗は低く、パッド再配置によって半導体装置の回路特性を損ねることはない。

【0037】ところで、上記した説明では第二及び第三の金属層15、16のパターンをマスクに使用して第一の金属パターン13をエッチングすることによって、第一の金属パターン13をパターニングするようにしている。しかし、図5(a)に示すように、第二の金属層15を形成する前に、第一の金属層13を予めパターニングしておいてもよい。この場合には、第一の金属層13は電解メッキの電極として機能しなくなるので、第二及び第三の金属層15、16の形成には無電解メッキ、スパッタ又は蒸着法を用いる。

【0038】その第一の金属層13のパターニング後には、図5(b)に示すように、レジスト14を塗布し、これを露光、現像することによって第一の金属層13のほぼ全体を露出する窓14bを形成する。その後、図3(d)、図4(a)~図4(d)に示すような工程を経て図5(c)に示すように第二の保護絶縁膜8を形成することになる。

【0039】なお、無機バッシベーション膜5a又は有機バッシベーション膜5bのいずれか1つは省略してもよい。

(6)

(第2の実施の形態) 第1の実施の形態では、図3(c)に示すように、レジスト14の窓14aの側面を第一の保護絶縁膜5の上面に対してほぼ垂直の状態にしている。このためその窓14aの中に形成される第三の金属層16と第二の金属層15の平面形状は実質的に同じになっている。

【0040】このような構造を変更して、第二の金属層のマイグレーション耐性をさらに高めるためには次のようなパッド再配置の工程を採用する。まず、図3(d)に示すと同様にして、レジスト14の窓14aを形成し、その窓14aの中に電解メッキ、又は無電解メッキによって第二の金属層15を形成する。

【0041】その後、図6(a)に示すように、レジスト14の窓14aの側壁と第二の金属層15の側面の間に最大で2 $\mu$ m程度のギャップgが生じるような処理を行う。例えば、第二の金属層15をメッキによって形成した後に、レジスト14を150℃で加熱すると、レジスト14は収縮して第二の金属層15との間にギャップgが形成される。

【0042】この後に、図6(b)に示すように、電解メッキ、無電解メッキ、スパッタリング又は蒸着によって第二の金属層15の上に第三の金属層16を形成するとともに、レジスト14と第二の金属層15の間のギャップgまで第三の金属層16を拡張成する。この結果、第二の金属層15のパターンは、高硬度の第三の金属層16により上面だけでなくその側面も覆われることになる。

【0043】そのような第三の金属層16の形成を終えた後に、第1の実施の形態で説明した工程を経て、レジスト14を剥離し、第一の金属層13をパターンニングすると図6(c)に示すような引出配線7Aの構造が得られる。その後、図6(d)に示すように、第二の保護絶縁膜8を形成し、第二の開口部9を形成する。

【0044】以上のように、導電率の高い、ピッカース硬度が30程度の比較的柔らかい金属材料により形成された第二の金属層15の上面及び側面が、高硬度の第三の金属層16により接合して覆われることにより、エレクトロマイグレーション、ストレスマイグレーションが生じにくくなる。例えば、図4(d)に示す構造の引出配線では、プレッシャークーカ（PCT）試験において引出配線間のギャップが6 $\mu$ m程度の場合にエレクトロマイグレーションによる配線ショートが生じる場合がまれにあった。これに対して図6(d)に示す構造の引出配線では、同じPCT試験において引出配線間のギャップが6 $\mu$ m以下の場合にマイグレーションによる配線ショートが全く生じなかった。

【0045】PCT試験に使用した試料の引出配線7は、第一の金属層13をクロムから形成し、第二の金属層15を膜厚2 $\mu$ mの銅から形成し、第三の金属層16を膜厚0.5 $\mu$ mのバジウムから形成し、第二の保護

絶縁膜8としてポリイミドを用いたものである。したがって、図6(a)～(d)に示すような工程を経て得られた引出配線7Aは低抵抗で、マイグレーションに強く、外部配線の際の加重から半導体素子を保護し、しかも、半田との密着性もよくなり、半導体装置の信頼性が向上する。

【0046】

【発明の効果】以上述べたように本発明によれば、パッド再配置に使用される配線の際上層を硬度の大きな材料によって形成したので、TAB、ワイヤボンディングの際に加えられる荷重程度による配線の変形はないので、最上層のパッド領域に大きな荷重が加わっても、最上層全体によって荷重が分散されて主導体層に加わる単位面積当たりの荷重を低減し、さらにその下方にある能動素子への荷重による損傷を防止できる。

【0047】また、銅よりなる主導体層は比較的柔らかいので、主導体層に加わった荷重の衝撃をある程度吸収することができ、その下方にある能動素子への荷重衝撃による損傷を抑えることができる。また、その最上層を、突起が濡れる材料から形成することによって配線の一部をパッドとして使用する場合に突起の取付けが容易になる。

【0048】さらに、そのような配線の最上層を、配線の主導体層の上面及び側面の上面に形成するようにしたので、低抵抗の主導体層にマイグレーションが生じにくくなり、半導体装置の信頼性を向上できる。

【図面の簡単な説明】

【図1】図1(a)は、本発明の半導体装置の最上の絶縁膜を除いた状態を示す平面図であり、図1(b)は、図1(a)のI-I線断面図である。

【図2】図2は、図1(b)の一部を拡大した断面図である。

【図3】図3(a)～(d)は、本発明の第1実施形態に係るパッド再配置工程を示す断面図（その1）である。

【図4】図4(a)～(d)は、本発明の第1実施形態に係るパッド再配置工程を示す断面図（その2）である。

【図5】図5(a)～(c)は、本発明の第1実施形態に係るパッド再配置工程の変形例を示す断面図である。

【図6】図6(a)～(d)は、本発明の第2実施形態に係るパッド再配置工程を示す断面図である。

【符号の説明】

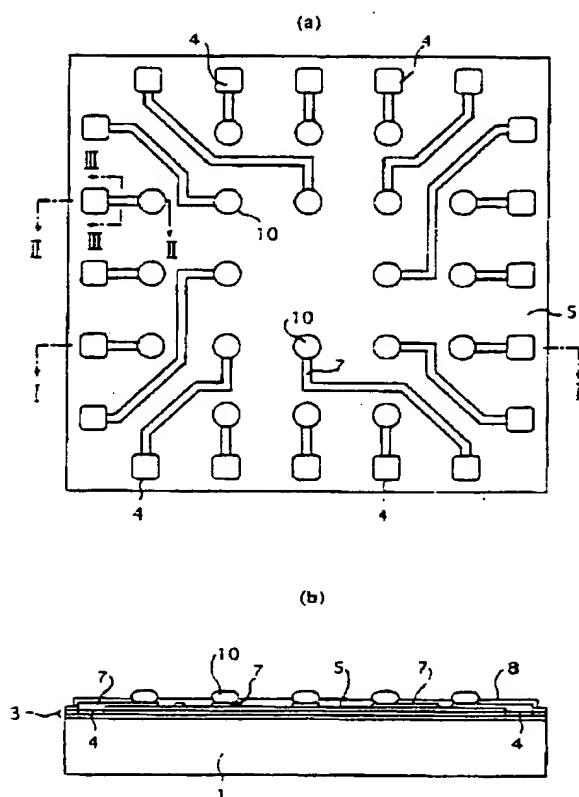
- 1 半導体基板
- 2 半導体素子
- 3 多層配線構造
- 4 パッド
- 5 第一の保護絶縁膜
- 6 第一の開口部
- 7 引出配線
- 8 第二の保護膜
- 9 第二の開口部

(7)

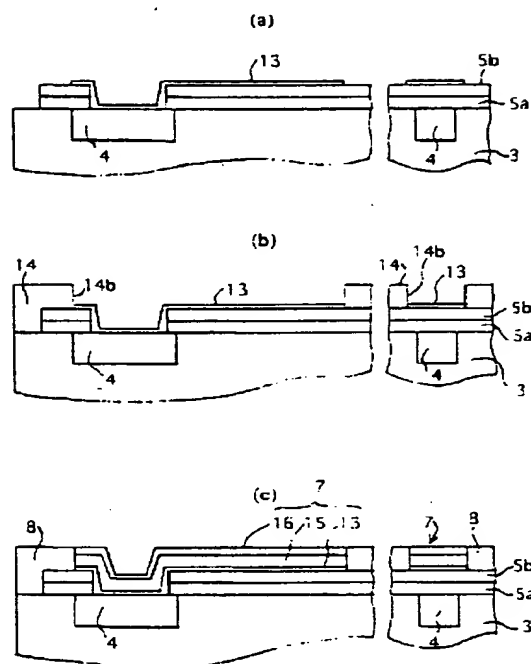
- 10 バンプ  
11 リード  
13 第一の金属層

- 14 レジスト  
15 第二の金属層  
16 第三の金属層

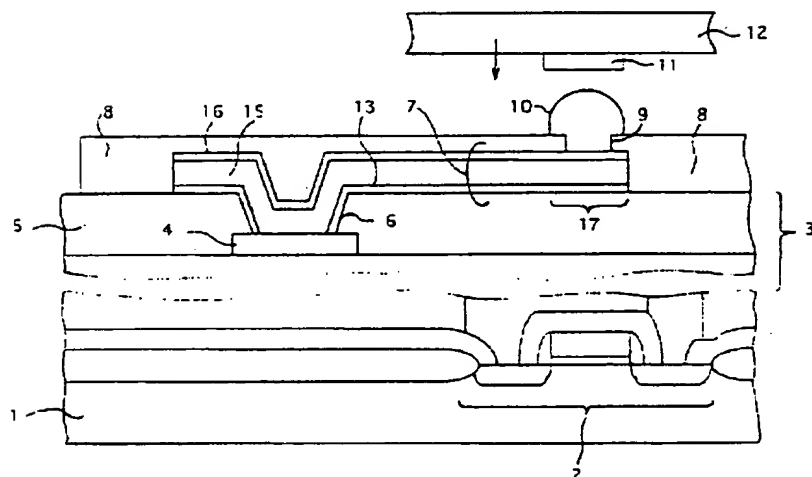
【図1】



【図5】

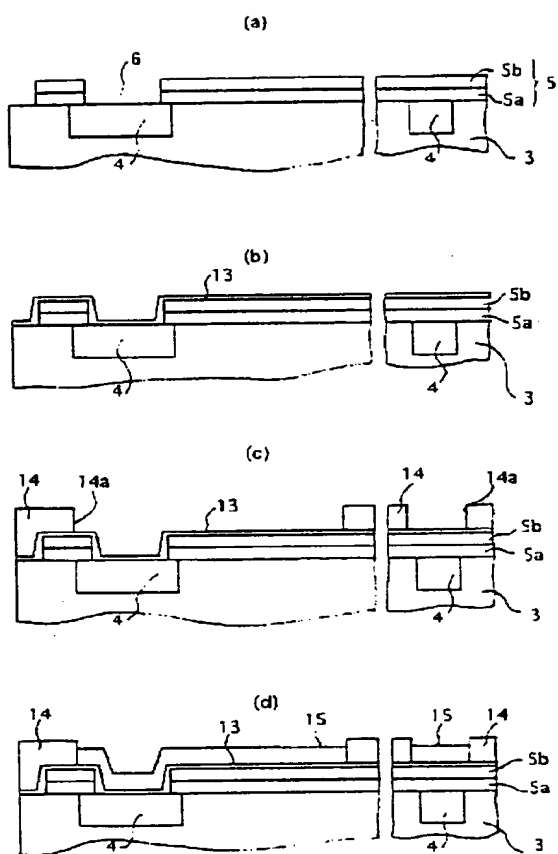


【図2】

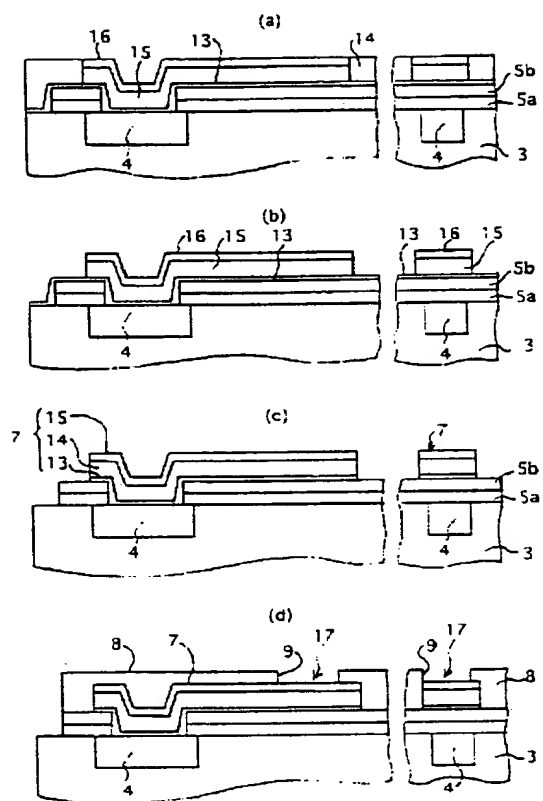


(8)

【図3】

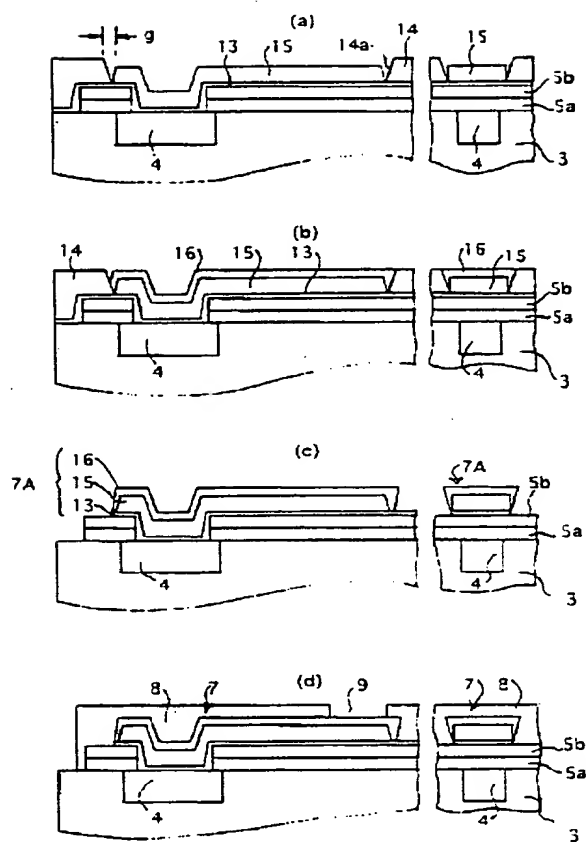


【図4】



(9)

【図6】



**THIS PAGE BLANK (USPTO)**